

## Currículum vitae

### Imprès normalitzat (DRAC)

---

Nombre de fulls que conté: 43

Nom i cognoms: Jose Antonio Rubio Sola

Data: 23 /febrer/2017

Signatura: Rubio, A.

Període: 01/02/2012 -

---

La persona signant declara que són certes les dades que figuren en aquest currículum i assumeix, en cas contrari, les responsabilitats que es derivin de les inexactituds que hi constin.

Cal signar al marge de cada una de les pàgines

Aquest currículum es presenta sense perjudici que en el procés d'avaluació es pugui demanar a la persona interessada l'ampliació i justificació de la informació que conté.

## 1. Dades personals

<b>Cognoms i nom</b>	<b>DNI</b>	
Jose Antonio Rubio Sola	38051688M	
<b>Nacionalitat</b>	<b>Data de naixement</b>	<b>Sexe</b>
Espanya	08/03/1954	<input checked="" type="checkbox"/> Home <input type="checkbox"/> Dona
<b>Adreça</b>		
EDIFICI C4, DESPATX 207, C. JORDI GIRONA, 1-3, 08034 BARCELONA		

## 2. Situació professional actual

<b>Institució/organisme/empresa</b>	<b>Centre</b>		
Universitat Politècnica de Catalunya	Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona (ETSETB)		
<b>Departament, secció, unitat</b>			
Departament d'Enginyeria Electrònica			
<b>Categoria professional actual</b>		<b>Data d'inici</b>	
Catedràtic/a d'universitat		22/12/1990	
<b>Situació administrativa</b>			
<input checked="" type="checkbox"/> Funcionari/nària	<input type="checkbox"/> Contractat/ada indefinit	<input type="checkbox"/> Becari/ària	<input type="checkbox"/> Interí
<input type="checkbox"/> Emèrit	<input type="checkbox"/> Contractat/ada temporal	<input type="checkbox"/> Estatutari	<input type="checkbox"/> Altres
<b>Dedicació</b>		<b>Especialització (codis UNESCO)</b>	
<input checked="" type="checkbox"/> A temps complet	<input type="checkbox"/> A temps parcial		

## 3. Formació acadèmica

Estudis de grau/ 1er cicle/ 1er i 2n cicle/ 2n cicle	Centre	Data d'obtenció
1. Titulat superior. INGENIERO INDUSTRIAL	1. ETSEIB-UPC	1. 30/04/1978
<b>Doctorat</b>		
1. DOCTOR ENG. INDUSTRIAL	1. UPC	1. 20/10/1983

## 4. Activitat de caràcter científic o professional anteriors a la situació actual

Categoria	Institució	Període
1. Encarregat de Curs (E.T.S)	1. Universitat Politècnica de Catalunya	1. 01/10/1976 - 30/09/1978
2. Professor Adjunt Interí	2. Universitat Politècnica de Catalunya	2. 01/10/1978 - 31/12/1982
3. Adjunt Contractat (ETS)	3. Universitat Politècnica de Catalunya	3. 01/01/1983 - 09/01/1985
4. Titular d'universitat	4. Universitat Politècnica de Catalunya	4. 10/01/1985 - 30/06/1989
5. Catedràtic/a d'universitat	5. Universidad Islas Baleares	5. 01/07/1989 - 22/12/1990
6. DIRECTOR DEPARTAMENT	6. Universitat Politècnica de Catalunya	6. 23/09/1994 - 18/01/1999

## 5. Idiomes (Regular, Suficient, Bé)

Idioma	Parlat	Llegit	Escrit
1. Anglès	1. Bé	1. Bé	1. Bé
2. Francès	2. Bé	2. Bé	2. Regular

## A. Publicacions i tesis

---

### A.1 Articles en revistes

---

**Autors/res:** Pouman, P.; Amat, E.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Memristive crossbar memory lifetime evaluation and reconfiguration strategies

**Revista (títol, volum, pàgina inicial-final):** IEEE Transactions on emerging topics in computing

**ISSN:** 2168-6750

**Any:** 2016

**Agència d'impacte:**

**Impacte:**

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:**

**URL del text:** <http://ieeexplore.ieee.org/document/7494670/>

---

**Autors/res:** Amat, Esteve; Calomarde, A.; Moll, F.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Feasibility of Embedded DRAM Cells on FinFET Technology

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on computers, vol. 65, núm. 4, pàgs. 1068-1074

**ISSN:** 0018-9340

**Any:** 2016

**Agència d'impacte:** JCR-Science Edition (2014)

**Impacte:** 1.659

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** [http://ieeexplore.ieee.org/xpls/abs\\_all.jsp?arnumber=6977916](http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6977916)

---

**Autors/res:** Pouyan, P.; Amat, Esteve; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Adaptive Proactive Reconfiguration: A Technique for Process-Variability-and Aging-Aware SRAM Cache Design

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on very large scale integration (VLSI) systems, vol. 23, núm. 9, pàgs. 1951-1955

**ISSN:** 1063-8210

**Any:** 2015

**Agència d'impacte:** JCR-Science Edition (2014)

**Impacte:** 1.356

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** <http://hdl.handle.net/2117/25262>

---

**Autors/res:** Almudever, C.G.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Variability and reliability analysis of CNFET technology: impact of manufacturing imperfections

**Revista (títol, volum, pàgina inicial-final):** Microelectronics reliability, vol. 55, núm. 2, pàgs. 358-366

**ISSN:** 0026-2714

**Any:** 2015

**Agència d'impacte:** JCR-Science Edition (2014)

**Impacte:** 1.433

**Nombre de citacions:** 1

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q3

**URL del text:** <http://hdl.handle.net/2117/27086>

---

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Suitability of the FinFET 3T1D cell beyond 10 nm

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on nanotechnology, vol. 13, núm. 5, pàgs. 926-932

**ISSN:** 1536-125X

**Any:** 2014

**Agència d'impacte:** JCR-Science Edition (2014)

**Impacte:** 1.825

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** <http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6842599>

---

**Autors/res:** Martín, J.; Garcia, C.; Crespo, A.; Rodríguez, R.; Nafria, M.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** A shapeshifting evolvable hardware mechanism based on reconfigurable memFETs crossbar architecture

**Revista (títol, volum, pàgina inicial-final):** Microelectronics reliability

**ISSN:** 0026-2714

**Any:** 2014

**Agència d'impacte:** JCR-Science Edition (2014)

**Impacte:** 1.433

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q3

**URL del text:** <http://www.sciencedirect.com/science/article/pii/S0026271414001231>

---

**Autors/res:** Aymerich, N.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Reliability and performance tunable architecture: the partially Asynchronous R-Fold Modular Redundancy (pA-RMR)

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on nanotechnology, vol. 13, núm. 3, pàgs. 617-622

**ISSN:** 1536-125X

**Any:** 2014

**Agència d'impacte:** JCR-Science Edition (2014)

**Impacte:** 1.825

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** [http://ieeexplore.ieee.org/xpls/abs\\_all.jsp?arnumber=6782295&tag=1](http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6782295&tag=1)

---

**Autors/res:** Calomarde, A.; Amat, Esteve; Moll, F.; Vígara, J.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; INSIDE - Innovació en Sistemes per al Disseny i la Formació a l'Enginyeria

**Títol:** SET and noise fault tolerant circuit design techniques: application to 7 nm FinFET

**Revista (títol, volum, pàgina inicial-final):** Microelectronics reliability, vol. 54, núm. 4, pàgs. 738-745

**ISSN:** 0026-2714

**Any:** 2014

**Agència d'impacte:** JCR-Science Edition (2014)

**Impacte:** 1.433

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q3

**URL del text:** <http://www.sciencedirect.com/science/article/pii/S0026271413004708>

---

**Autors/res:** Amat, E.; Calomarde, A.; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Impact of finfet and III-V/Ge technology on logic and memory cell behavior

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on device and materials reliability, vol. 14, núm. 1, pàgs. 1-15

**ISSN:** 1530-4388

**Any:** 2013

**Agència d'impacte:** JCR-Science Edition (2013)

**Impacte:** 1.544

**Nombre de citacions:** 5

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** [http://ieeexplore.ieee.org/xpls/abs\\_all.jsp?arnumber=6670777](http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6670777)

---

---

**Autors/res:** Rubio, A.; Gonzalez, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Guest editors' introduction: special issue on variability and aging

**Revista (títol, volum, pàgina inicial-final):** IEEE design & test, vol. 30, núm. 6, pàgs. 5-7

**ISSN:** 2168-2356

**Any:** 2013

**Agència d'impacte:** JCR-Science Edition (2013)

**Impacte:** 1.14

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q3

**URL del text:** <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6727457>

---

**Autors/res:** Aymerich, N.; Cotofana, S.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Controlled degradation stochastic resonance in adaptive averaging cell-based architectures

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on nanotechnology, vol. 12, núm. 6, pàgs. 888-896

**ISSN:** 1536-125X

**Any:** 2013

**Agència d'impacte:** JCR-Science Edition (2013)

**Impacte:** 1.619

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** <http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6544688>

---

**Autors/res:** Amat, Esteve; Amatlle, E.; Gómez, S.; Aymerich, N.; Garcia, C.; Moll, F.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Systematic and random variability analysis of two different 6T-SRAM layout topologies

**Revista (títol, volum, pàgina inicial-final):** Microelectronics journal, vol. 44, núm. 9, pàgs. 787-793

**ISSN:** 0026-2692

**Any:** 2013

**Agència d'impacte:** JCR-Science Edition (2013)

**Impacte:** 0.924

**Nombre de citacions:** 1

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q4

**URL del text:** <http://hdl.handle.net/2117/20392>

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Impact of FinFET technology introduction in the 3T1D-DRAM memory cell

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on device and materials reliability, vol. 13, núm. 1, pàgs. 287-292

**ISSN:** 1530-4388

**Any:** 2013

**Agència d'impacte:** JCR-Science Edition (2013)

**Impacte:** 1.544

**Nombre de citacions:** 1

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:**

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Variability mitigation mechanisms in scaled 3T1D DRAM memories to 22nm and beyond

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on device and materials reliability, vol. 13, núm. 1, pàgs. 103-109

**ISSN:** 1530-4388

**Any:** 2013

**Agència d'impacte:** JCR-Science Edition (2013)

**Impacte:** 1.544

**Nombre de citacions:** 6

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** <http://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=6296696>

---

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Variability mitigation mechanisms in scaled 3T1D-DRAM memories to 22 nm and beyond

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on device and materials reliability, vol. 13, núm. 1, pàgs. 103-109

**ISSN:** 1530-4388

**Any:** 2012

**Agència d'impacte:** JCR-Science Edition (2012)

**Impacte:** 1.516

**Nombre de citacions:** 6

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** <http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6296696>

---

**Autors/res:** Aymerich, N.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Fault-tolerant nanoscale architecture based on linear threshold gates with redundancy

**Revista (títol, volum, pàgina inicial-final):** Microprocessors and microsystems, vol. 36, núm. 5, pàgs. 420-426

**ISSN:** 0141-9331

**Any:** 2012

**Agència d'impacte:** JCR-Science Edition (2012)

**Impacte:** 0.549

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q4

**URL del text:** <http://dx.doi.org/10.1016/j.micpro.2012.02.003>

---

**Autors/res:** Aymerich, N.; Cotofana, S.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Adaptive fault-tolerant architecture for unreliable technologies with heterogeneous variability

**Revista (títol, volum, pàgina inicial-final):** IEEE transactions on nanotechnology, vol. 11, núm. 4, pàgs. 818-829

**ISSN:** 1536-125X

**Any:** 2012

**Agència d'impacte:** JCR-Science Edition (2012)

**Impacte:** 1.8

**Nombre de citacions:** 1

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q2

**URL del text:** <http://hdl.handle.net/2117/16279>

---

**Autors/res:** Aymerich, N.; Ganapathy, S.; Rubio, A.; Canal, R.; Gonzalez, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Impact of positive bias temperature instability (PBT) on 3T1D-DRAM cells

**Revista (títol, volum, pàgina inicial-final):** Integration. The VLSI journal, vol. 45, núm. 3, pàgs. 246-252

**ISSN:** 0167-9260

**Any:** 2012

**Agència d'impacte:** JCR-Science Edition (2012)

**Impacte:** 0.414

**Nombre de citacions:**

**Nom categoria:**

**Posició respecte el total de revistes:**

**Terci:**

**Quartil:** Q4

**URL del text:** <http://dl.acm.org/citation.cfm?id=2210829.2210980&coll=DL&dl=GUIDE>

---

## A.2 Text en actes de congrés

---

**Autors/res:** Rubio, A.; Moll, F.; Escudero, M.; Zuin, S.; Vourkas, I.; Sirakoulis, G.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Experience on material implication computing with an electromechanical memristor emulator

**Pàgines (inicial-final):** 170-175

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-5090-4240-1

**Dipòsit legal:**

**Publicació:** Proceedings SSCI 2016. IEEE Press. 2016.

**URL de la publicació:** <http://ieeexplore.ieee.org/Xplore/home.jsp>

**Edició de congrés:** SSCI 2016

**Tipus d'edició de congrés:** Congrés

**Any:** 2016

**Localitat:** Atenes

**País:** Grècia

---

**Autors/res:** Rana, M.; Canal, R.; Amat, Esteve; Rubio, A.

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Statistical analysis and comparison of 2T and 3T1D e-DRAM minimum energy operation

**Pàgines (inicial-final):** 33-38

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-5090-1506-1

**Dipòsit legal:**

**Publicació:** 2016 IEEE 22nd International Symposium on On-Line Testing and Robust System Design (IOLTS): 4-6 July 2016, Hotel Eden Roc, Sant Feliu de Guixols Catalunya, Spain. Institute of Electrical and Electronics Engineers (IEEE). 2016.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=7589476>

**Edició de congrés:** 22nd IEEE International Symposium on On-Line Testing and Robust System Design

**Tipus d'edició de congrés:** Congrés

**Any:** 2016

**Localitat:** Sant Feliu de Guixols, Barcelona

**País:** Espanya

---

**Autors/res:** Pouyan, P.; Amat, Esteve; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Monitoring SRAM BTI degradation by current-based tracking technique

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** 2016 14th IEEE International New Circuits and Systems Conference (NEWCAS). 2016.

**URL de la publicació:**

**Edició de congrés:** 14th IEEE International New Circuits and Systems Conference

**Tipus d'edició de congrés:** Congrés

**Any:** 2016

**Localitat:** Vancouver, BC

**País:** Canadà

---

**Autors/res:** Vourkas, I.; Abusleme, A.; Ntinis, V.; Sirakoulis, G.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** A digital memristor emulator for FPGA-based artificial neural networks

**Pàgines (inicial-final):** 54-57

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-5090-1141-4

**Dipòsit legal:**

**Publicació:** 2016 1st IEEE International Verification and Security Workshop (IVSW 2016): Sant Feliu de Guixols, Spain: 4-6 July 2016. Institute of Electrical and Electronics Engineers (IEEE). 2016.

**URL de la publicació:** <http://ieeexplore.ieee.org/document/7566597/>

**Edició de congrés:** 1st IEEE International Verification and Security Workshop

**Tipus d'edició de congrés:** Congrés

**Any:** 2016

**Localitat:** Sant Feliu de Guixols, Girona

**País:** Espanya

---

**Autors/res:** Altet, J.; Rubio, A.; Reverter, F.; Perpiñà, X.; Aragones, X.; Jordà, X.; Vellvehi, M.; Mateo, D.

**Grups de Recerca vinculats:** e-CAT - Transductors i Circuits Electrònics; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Temperature sensors and measurements to test analogue circuits: questions and answers

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-5090-2751-4

**Dipòsit legal:**

**Publicació:** 2016 IEEE 21st International Mixed-Signal Testing Workshop (IMSTW 2016): Sant Feliu de Guixols, Spain: 4-6 July 2016. Institute of Electrical and Electronics Engineers (IEEE). 2016.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=7524146>

**Edició de congrés:** 21st International Mixed-Signal Testing Workshop

**Tipus d'edició de congrés:** Congrés

**Any:** 2016

**Localitat:** Sant Feliu de Guixols, Barcelona

**País:** Espanya

---

**Autors/res:** García, L.; Rivera, J.; Calomarde, A.; Moll, F.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Robust sequential circuits design technique for low voltage and high noise scenarios

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** 2015 the 3rd International Conference on Control, Mechatronics and Automation, ICCMA 2015. 2016.

**URL de la publicació:** [http://www.matec-conferences.org/articles/mateconf/abs/2016/05/mateconf\\_iccma2016\\_02003/mateconf\\_iccma2016\\_02003.html](http://www.matec-conferences.org/articles/mateconf/abs/2016/05/mateconf_iccma2016_02003/mateconf_iccma2016_02003.html)

**Edició de congrés:** 2015 the 3rd International Conference on Control, Mechatronics and Automation, ICCMA 2015

**Tipus d'edició de congrés:** Congrés

**Any:** 2016

**Localitat:** Barcelona

**País:** Espanya

---

**Autors/res:** Pouyan, P.; Amat, E.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Memristive crossbar design and test in non-adaptive proactive reconfiguring scheme

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-9877-7

**Dipòsit legal:**

**Publicació:** 2015 European Conference on Circuit Theory and Design (ECCTD): August 24-26, 2015: Trondheim, Norway. Institute of Electrical and Electronics Engineers (IEEE). 2015.

**URL de la publicació:** <http://ieeexplore.ieee.org/search/searchresult.jsp?queryText=ECCTD%202015%20rubio&newsearch=true>

**Edició de congrés:** 22nd European Conference on Circuit Theory and Design

**Tipus d'edició de congrés:** Congrés

**Any:** 2015

**Localitat:** Trondheim

**País:** Noruega

---

**Autors/res:** Pouyan, P.; Amat, E.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Statistical lifetime analysis of memristive crossbar matrix

**Pàgines (inicial-final):** 1-6

**Tipus de document:** Article-Conference Paper

**ISBN:** 9781479920006

**Dipòsit legal:**

**Publicació:** 2015 10th International Conference on Design & Technology of Integrated Systems in Nanoscale Era (DTIS 2015): Napoli, Italy: 21-23 April 2015. Institute of Electrical and Electronics Engineers (IEEE). 2015.

**URL de la publicació:**

**Edició de congrés:** 10th International Conference on Design & Technology of Integrated Systems in Nanoscale Era

**Tipus d'edició de congrés:** Congrés

**Any:** 2015

**Localitat:** Napoli

**País:** Itàlia

---



**Autors/res:** Pouyan, P.; Amat, Esteve; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Statistical lifetime analysis in memristive crossbar

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-3-9815370-4-8

**Dipòsit legal:**

**Publicació:** Design, Automation and Test in Europe: proceedings: Grenoble, France: March 9-13, 2015. 2015.

**URL de la publicació:** <http://www.date-conference.com/proceedings>

**Edició de congrés:** 2015 Design, Automation & Test in Europe Conference & Exhibition

**Tipus d'edició de congrés:** Congrés

**Any:** 2015

**Localitat:** Grenoble

**País:** França

---

**Autors/res:** Pouyan, P.; Amat, E.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Reliability challenges in design of memristive memories

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-5400-1

**Dipòsit legal:**

**Publicació:** 2014 5th European Workshop on CMOS Variability (VARI 2014): Palma de Mallorca, Spain: 29 September-1 October 2014. Institute of Electrical and Electronics Engineers (IEEE). 2014.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6945295>

**Edició de congrés:** 5th European Workshop on CMOS Variability

**Tipus d'edició de congrés:** Congrés

**Any:** 2014

**Localitat:** Palma Mallorca, Illes Balears

**País:** Espanya

---

**Autors/res:** Martín, J.; Díaz, J.; Rodríguez, R.; Nafria, M.; Aymerich, X.; Roca, E.; Fernández, F.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Characterization of random telegraph noise and its impact on reliability of SRAM sense amplifiers

**Pàgines (inicial-final):** 1-6

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-5400-1

**Dipòsit legal:**

**Publicació:** 2014 5th European Workshop on CMOS Variability (VARI 2014): Palma de Mallorca, Spain: 29 September-1 October 2014. Institute of Electrical and Electronics Engineers (IEEE). 2014.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6945295>

**Edició de congrés:** 5th European Workshop on CMOS Variability

**Tipus d'edició de congrés:** Congrés

**Any:** 2014

**Localitat:** Palma Mallorca, Illes Balears

**País:** Espanya

---

**Autors/res:** Ganapathy, S.; Canal, R.; Gonzalez, A.; Rubio, A.

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** iRMW: A low-cost technique to reduce NBTI-dependent parametric failures in L1 data caches

**Pàgines (inicial-final):** 68-74

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-6492-5

**Dipòsit legal:**

**Publicació:** 2014 32nd IEEE International Conference on Computer Design (ICCD): October 19 - 22, 2014 Seoul, Korea. Institute of Electrical and Electronics Engineers (IEEE). 2014.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6964907>

**Edició de congrés:** 32nd IEEE International Conference on Computer Design

**Tipus d'edició de congrés:** Congrés

**Any:** 2014

**Localitat:** Seoul

**País:** Corea, República de

---

**Autors/res:** Amat, Esteve; Calomarde, A.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Variability impact on on-chip memory data paths

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** 5th European Workshop on CMOS Variability. 2014.

**URL de la publicació:**

**Edició de congrés:** 5th European Workshop on CMOS Variability

**Tipus d'edició de congrés:** Congrés

**Any:** 2014

**Localitat:**

**País:**

---

**Autors/res:** Ganapathy, S.; Canal, R.; Alexandrescu, D.; Costenaro, E.; Gonzalez, A.; Rubio, A.

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** INFORMER: an integrated framework for early-stage memory robustness analysis

**Pàgines (inicial-final):** 1-4

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-398153702-4

**Dipòsit legal:**

**Publicació:** Design, Automation and Test in Europe: proceedings: Dresden, Germany: March 24-28, 2014. European Interactive Digital Advertising Alliance (EDAA). 2014.

**URL de la publicació:**

**Edició de congrés:** 17th Design, Automation and Test in Europe

**Tipus d'edició de congrés:** Congrés

**Any:** 2014

**Localitat:** Dresden

**País:** Alemanya

---

**Autors/res:** Pouyan, P.; Amat, Esteve; Barajas, E.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Impact of adaptive proactive reconfiguration technique on Vmin and lifetime of SRAM caches

**Pàgines (inicial-final):** 32-38

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-147993946-6

**Dipòsit legal:**

**Publicació:** Proceedings - International Symposium on Quality Electronic Design. 2014.

**URL de la publicació:**

**Edició de congrés:** 15th International Symposium on Quality Electronic Design

**Tipus d'edició de congrés:** Congrés

**Any:** 2014

**Localitat:** Santa Clara

**País:** Estats Units d'Amèrica

---

**Autors/res:** Calomarde, A.; Amat, Esteve; Moll, F.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** A single event transient hardening circuit design technique based on strengthening

**Pàgines (inicial-final):** 821-824

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-0064-0

**Dipòsit legal:**

**Publicació:** Proceedings of the MWSCAS 2013 - 2013 IEEE 56th International Midwest Symposium on Circuits and Systems. Institute of Electrical and Electronics Engineers (IEEE). 2013.

**URL de la publicació:** ieeexplore

**Edició de congrés:** IEEE 56th International Midwest Symposium on Circuits and Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** Columbus

**País:** Estats Units d'Amèrica

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Rubio, A.; Canal, R.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Variability robustness enhancement for 7nm FinFET 3T1D-DRAM cells

**Pàgines (inicial-final):** 81-84

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-0064-0

**Dipòsit legal:**

**Publicació:** Proceedings of the MWSCAS 2013 - 2013 IEEE 56th International Midwest Symposium on Circuits and Systems. Institute of Electrical and Electronics Engineers (IEEE). 2013.

**URL de la publicació:** ieeexplore

**Edició de congrés:** IEEE 56th International Midwest Symposium on Circuits and Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** Columbus

**País:** Estats Units d'Amèrica

---

**Autors/res:** Amat, Esteve; Calomarde, A.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Reliability study on technology trends beyond 20nm

**Pàgines (inicial-final):** 414-418

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-83-63578-01-5

**Dipòsit legal:**

**Publicació:** Mixed design of integrated circuits and systems MIXDES 2013: proceedings of the 20th international conference: Gdynia, Poland: 20-22 June 2013. Lodz University of Technology. 2013.

**URL de la publicació:**

**Edició de congrés:** 20th International Conference Mixed Design of Integrated Circuits and Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** Gdynia

**País:** Polònia

---

**Autors/res:** Amat, Esteve; Calomarde, A.; Almudever, C.G.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** FinFET and III-V/Ge technology impact on 3T1D cell behavior

**Pàgines (inicial-final):**

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** Intel Ireland Research Conference. 2013.

**URL de la publicació:**

**Edició de congrés:** Intel Ireland Research Conference

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:**

**País:**

---

**Autors/res:** Aymerich, N.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Study on the optimal distribution of redundancy effort in cross-layer reliable architectures

**Pàgines (inicial-final):** 245-249

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-0676-5

**Dipòsit legal:**

**Publicació:** Proceedings of the 13th IEEE International Conference on Nanotechnology: Beijing, China: August 5-8, 2013. Institute of Electrical and Electronics Engineers (IEEE). 2013.

**URL de la publicació:**

**Edició de congrés:** 13th IEEE International Conference on Nanotechnology

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** Beijing

**País:** Xina

---

**Autors/res:** Pouyan, P.; Amat, Esteve; Moll, F.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Design and implementation of an adaptive proactive reconfiguration technique for SRAM caches

**Pàgines (inicial-final):** 1303-1306

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-398153700-0

**Dipòsit legal:**

**Publicació:** Design, Automation and Test in Europe: Grenoble, France, March 18 - 22, 2013. 2013.

**URL de la publicació:**

**Edició de congrés:** Design, Automation and Test in Europe 2013

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** Grenoble

**País:** França

---

**Autors/res:** Aymerich, N.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Extending the fundamental error bounds for asymmetric error reliable computation

**Pàgines (inicial-final):** 106-109

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4799-0873-8

**Dipòsit legal:**

**Publicació:** Proceedings of the 2013 IEEE/ACM International Symposium on Nanoscale Architectures (NANOARCH): 15–17 July 2013: New York City, USA. Institute of Electrical and Electronics Engineers (IEEE). 2013.

**URL de la publicació:** [http://www.ieee.org/conferences\\_events/conferences/conferencedetails/index.html?Conf\\_ID=31652](http://www.ieee.org/conferences_events/conferences/conferencedetails/index.html?Conf_ID=31652)

**Edició de congrés:** 2013 IEEE/ACM International Symposium on Nanoscale Architectures

**Tipus d'edició de congrés:** Simposi

**Any:** 2013

**Localitat:** New York

**País:** Estats Units d'Amèrica

---

**Autors/res:** Ganapathy, S.; Canal, R.; Gonzalez, A.; Rubio, A.

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Effectiveness of hybrid recovery techniques on parametric failures

**Pàgines (inicial-final):** 258-264

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4673-4951-2

**Dipòsit legal:**

**Publicació:** Proceedings of the Fourteenth International Symposium on Quality Electronic Design: ISQED 2013: March 4-6, 2013: Santa Clara, California, USA. Institute of Electrical and Electronics Engineers (IEEE). 2013.

**URL de la publicació:**

**Edició de congrés:** 14th International Symposium on Quality Electronic Design

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** Santa Clara, California

**País:** Estats Units d'Amèrica

---

**Autors/res:** Calomarde, A.; Moll, F.; Rubio, A.; García, L.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Novel redundant logic design for noisy low voltage scenarios

**Pàgines (inicial-final):** 1-4

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** LASCAS 2013 - Proceedings of 4th Latin American Symposium on Circuits and Systems. 2013.

**URL de la publicació:**

**Edició de congrés:** 2013 IEEE 4th Latin American Symposium on Circuits and Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** Cusco

**País:** Perú

---

**Autors/res:** Aymerich, N.; Rubio, A.; Cotofana, S.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Degradation stochastic resonance (DSR) in AD-AVG architectures

**Pàgines (inicial-final):** 1-4

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4673-2198-3

**Dipòsit legal:**

**Publicació:** 2012 12th IEEE International Conference on Nanotechnology (IEEE-NANO 2012). Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:** [http://ieeexplore.ieee.org/xpls/abs\\_all.jsp?arnumber=6321971](http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6321971)

**Edició de congrés:** 2012 IEEE International Conference on Nanotechnology

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Birmingham

**País:** Regne Unit

---

**Autors/res:** Ganapathy, S.; Canal, R.; Alexandrescu, D.; Costenaro, E.; Gonzalez, A.; Rubio, A.

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** A novel variation-tolerant 4T-DRAM cell with enhanced soft-error tolerance

**Pàgines (inicial-final):** 472-477

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4673-3050-3

**Dipòsit legal:**

**Publicació:** 2012 IEEE 30th International Conference on Computer Design (ICCD). Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:** <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6378681>

**Edició de congrés:** XXX IEEE International Conference on Computer Design

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Montreal

**País:** Canadà

---

**Autors/res:** Rubio, A.; Garcia, C.; Martin, J.; Crespo, A.; Rodriguez, R.; Nafria, M.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; QINE - Disseny de Baix Consum, Test, Verificació i Circuits Integrats de Seguretat

**Títol:** Shape-shifting digital hardware concept: towards a new adaptive computing system

**Pàgines (inicial-final):** 167-173

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-14673-1914-0

**Dipòsit legal:**

**Publicació:** NASA/ESA (AHS 2012) Conference on Adaptive Hardware and Systems, June 25-28, Erlangen, Germany. Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:**

**Edició de congrés:** NASA/ESA Conference on Adaptive Hardware and Systems 2012

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Nuremberg

**País:** Alemanya

---

**Autors/res:** Martín, J.; Garcia, C.; Crespo, A.; Rodríguez, R.; Nafria, M.; Aymerich, X.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Memfet: a new multi-purpose resistive switching device

**Pàgines (inicial-final):** 27-27

**Tipus de document:** Abstract-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** WoDiM 2012: 17th Workshop on Dielectrics in Microelectronics: June 25-27, 2012 in Dresden, Germany: abstracts (oral presentations).

**URL de la publicació:**

**Edició de congrés:** 17th Workshop on Dielectrics in Microelectronics

**Tipus d'edició de congrés:** Simposi

**Any:** 2012

**Localitat:** Dresden

**País:** Alemanya

---

**Autors/res:** Rubio, A.; Amat, Esteve; Pouyan, P.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Process variability-aware proactive reconfiguration techniques for mitigating aging effects in nano scale SRAM lifetime

**Pàgines (inicial-final):** 240-245

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** IEEE VTS'12 (30th VLSI Test Symposium), 23rd - 26th April 2012, Hawaii, USA. Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:**

**Edició de congrés:** IEEE 30th VLSI Test Symposium

**Tipus d'edició de congrés:** Simposi

**Any:** 2012

**Localitat:** Hawaii

**País:** Estats Units d'Amèrica

---

**Autors/res:** Garcia, C.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Variability and reliability analysis of CNFET in the presence of carbon nanotube density fluctuation

**Pàgines (inicial-final):** 124-129

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-83-62954-43-8

**Dipòsit legal:**

**Publicació:** Proceedings of the 19th International Conference Mixed Design of Integrated Circuits and Systems: MIXDES 2012: Warsaw, Poland, 24-26 May, 2012. Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6218252>

**Edició de congrés:** 19th International Conference Mixed Design of Integrated Circuits and Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Warsaw

**País:** Polònia

---

**Autors/res:** Pouyan, P.; Amat, Esteve; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** SRAM lifetime improvement by using adaptive proactive reconfiguration

**Pàgines (inicial-final):** 115-119

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-83-62954-43-8

**Dipòsit legal:**

**Publicació:** Proceedings of the 19th International Conference Mixed Design of Integrated Circuits and Systems: MIXDES 2012: Warsaw, Poland, 24-26 May, 2012. Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6218252>

**Edició de congrés:** 19th International Conference Mixed Design of Integrated Circuits and Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Warsaw

**País:** Polònia

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Strain relevance on the improvement of the 3T1D cell performance

**Pàgines (inicial-final):** 120-123

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-83-62954-43-8

**Dipòsit legal:**

**Publicació:** Proceedings of the 19th International Conference Mixed Design of Integrated Circuits and Systems: MIXDES 2012: Warsaw, Poland, 24-26 May, 2012. Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6218252>

**Edició de congrés:** 19th International Conference Mixed Design of Integrated Circuits and Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Warsaw

**País:** Polònia

---

**Autors/res:** Pouyan, P.; Amat, Esteve; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Proactive reconfiguration, a methodology for extending SRAM lifetime

**Pàgines (inicial-final):** 35-36

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** VAMM Workshop in DATE. 2012.

**URL de la publicació:**

**Edició de congrés:** VAMM Workshop in DATE

**Tipus d'edició de congrés:** Jornada

**Any:** 2012

**Localitat:**

**País:**

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Mitigation strategies of the variability in 3T1D cell memories scaled beyond 22nm

**Pàgines (inicial-final):** 1-5

**Tipus de document:** Article-Conference Paper

**ISBN:**

**Dipòsit legal:**

**Publicació:** Proceedings of DCIS 2012 : XXVII Design of Circuits and Integrated Systems Conference. 2012.

**URL de la publicació:**

**Edició de congrés:** XXVII Conference on Design of Circuits and Integrated Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Avignon

**País:** França

---

**Autors/res:** Amat, Esteve; Garcia, C.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Impact of bulk/SOI 10nm FinFETs on 3T1D-DRAM cell performance

**Pàgines (inicial-final):** 1-3

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4673-2474-8

**Dipòsit legal:**

**Publicació:** IEEE 11th International Conference on Solid-State and Integrated Circuit Technology, Proceedings. 2012.

**URL de la publicació:**

**Edició de congrés:** IEEE 11th International Conference on Solid-State and Integrated Circuit Technology

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Xian

**País:** Xina

---

**Autors/res:** Amat, E.; ASenov, A.; Canal, R.; Cheng, B.; Cruz, J.; Jaksic, Z.; Miranda, M.; Rubio, A.; Zuber, P.

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Analysis of FinFET technology on memories

**Pàgines (inicial-final):** 169-169

**Tipus de document:** Article-Conference Paper

**ISBN:** 978-1-4673-2084-9

**Dipòsit legal:**

**Publicació:** Proceedings of the 2012 IEEE 18th International On-Line Testing Symposium (IOLTS): 27-29 June 2012, Sitges, Spain. Institute of Electrical and Electronics Engineers (IEEE). 2012.

**URL de la publicació:** <http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6304844>

**Edició de congrés:** 18th IEEE International On-Line Testing Symposium

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Sitges, Barcelona

**País:** Espanya

---

## A.4 Capítols de llibre

---

**Autors/res del capítol:** Garcia, C.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol del capítol:** CNFET Performance: Carbon nanotube growth process imperfections

**Autors/res del llibre:**

**Títol del llibre:** Dekker Enciclopedia of nanoscience and nanotechnology, third edition

**Editorial:** CRC Press

**ISBN:** 9781439891346

**Dipòsit legal:**

**Any:** 2014

**Pàgines (inicial-final):** 930-939

**URL del capítol de llibre:** <http://www.crcpress.com/product/isbn/9781439891346>

---

**Autors/res del capítol:** Aymerich, N.; Cotofana, S.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol del capítol:** Adaptive fault-tolerant architecture for unreliable device technologies

**Autors/res del llibre:**

**Títol del llibre:** Nanotechnology device applications handbook

**Editorial:** CRC Press

**ISBN:** 9781466565234

**Dipòsit legal:**

**Any:** 2013

**Pàgines (inicial-final):** 478-508

**URL del capítol de llibre:** <http://www.crcpress.com/product/isbn/9781466565234>

---

**Autors/res del capítol:** Garcia, C.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol del capítol:** Impact of carbon nanotube growth process imperfections on CNFET performance

**Autors/res del llibre:**

**Títol del llibre:** Dekker encyclopedia of nanoscience and nanotechnology

**Editorial:**

**ISBN:**

**Dipòsit legal:**

**Any:** 2012

**Pàgines (inicial-final):** 200-220

**URL del capítol de llibre:** <http://www.tandfonline.com/doi/full/10.1081/E-ENN2-120048659#tabModule>

---

## A.7 Altres documents científicotècnics

---

**Autors/res:** Rubio, A.; Figueras, J.; Vatajelu, E.; Canal, R.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors; QINE - Disseny de Baix Consum, Test, Verificació i Circuits Integrats de Seguretat

**Títol:** Process variability in sub-16nm bulk CMOS technology

**Descripció:** The document is part of deliverable D3.6 of the TRAMS Project (EU FP7 248789), of public nature, and shows and justifies the levels of variability used in the research project for sub-18nm bulk CMOS technologies.

**Data:** 01/03/2012

**Número de pàgines:** 11

**Projectes finançadors:** TERASCALE RELIABLE ADAPTIVE MEMORY SYSTEMS

**URL:** <http://hdl.handle.net/2117/15667>

---



## B. Congressos, cursos i altres esdeveniments

---

### B.1 Presentacions de treballs a congressos

---

**Autors/res:** Amat, Esteve; Almudever, C.G.; Aymerich, N.; Canal, R.; Rubio, A.

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol del treball:** FinFET introduction in 3T1D-DRAM memory cells

**Tipus de participació:** Ponència

**Data de presentació:** 2013

**Edició de congrés:** 28th Conference on Design of Circuits and Integrated Systems

**Tipus d'edició de congrés:** Congrés

**Any:** 2013

**Localitat:** San Sebastián

**País:** Espanya

**Publicació:** Conference on Design of Circuits and Integrated Systems. 2013.

**URL del treball presentat:**

---

**Autors/res:** Garcia, C.; Martin-Fernandez, I.; Sansa, M.; Lora-Tamayo, E.; Godignon, P.; Rubio, A.; Perez-Murano, F.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol del treball:** Variability analysis of carbon nanotube field effect transistors

**Tipus de participació:** Presentació de comunicació

**Data de presentació:** 10/09/2012

**Edició de congrés:** 38th International Conference on Micro and Nano Engineering

**Tipus d'edició de congrés:** Congrés

**Any:** 2012

**Localitat:** Toulouse

**País:** França

**Publicació:**

**URL del treball presentat:**

---

### B.2 Impartició de cursos

---

**Autors/res:** Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol del treball:** Variability and Aging-aware fault tolerant architectures

**Data de presentació:** 17/07/2013

**Hores impartides:** 1

**Nom del curs o seminari:** CMOS Emerging Technologies Research, 2013

**Tipus d'edició:** Seminari

**Any:** 2013

**Centre:**

**Localitat:** Vancouver

**País:** Canadà

---

### B.4 Organitzacions d'edicions de congrés

---

**Nom del congrés:** Design, Test, Integration & Packaging of MEMS and MOEMS

**Tipus de l'edició:** Congrés

**Any de l'edició:** 2013

**Tipus de participació:** Vocal Comité Organitzador

**Localitat:** Barcelona

**País:**

---

### B.8 Assistència a curs o seminari

---

**Nom del curs o seminari:** Jornada d'Innovació Docent UPC 2013

**Tipus d'edició:** Jornada

**Any de l'edició:** 2013

**Data d'inici:** 08/02/2013

**Data de finalització:** 08/02/2013

**Centre:** Escola Universitària d'Enginyeria Tècnica Industrial de Barcelona (EUETIB)

**Localitat:** Barcelona

**País:** Espanya

---

## C. Projectes i propietat intel·lectual i industrial

---

### C.1 Participació en projecte RD i competitiu

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** TEC2016-75151-C3-2-R

**Títol:** Dispositivos, circuitos y arquitecturas fiables y de bajo consumo para IoT.

**Data d'inici:** 30/12/2016

**Data de finalització:** 29/12/2019

**Durada:** 3 Any/s

**Finançament:** 243815.00 €

**Àmbit:** Estatal

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** MIN DE ECONOMIA Y COMPETITIVIDAD

**Entitats participants:**

**Investigador responsable:** Rubio, A.; Moll, F.

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** e-CAT - Transductors i Circuits Electrònics; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** TEC2013-45638-C3-2-R

**Títol:** Aproximación multinivel al diseño orientado a la fiabilidad de circuitos integrados analógicos y digitales

**Data d'inici:** 01/01/2014

**Data de finalització:** 30/06/2018

**Durada:** 4 Any/s 6 Mes/os

**Finançament:** 261481.00 €

**Àmbit:** Estatal

**Participants:** 7

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** MIN DE ECONOMIA Y COMPETITIVIDAD

**Entitats participants:**

**Investigador responsable:** Rubio, A.; Mateo, D.

---

**Tipus de participació:** Investigador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** TEC2010-10021-E

**Títol:** SISTEMAS DE COMPUTACION DINAMICOS BASADOS EN MOSFETS ELECTRICAMENTE CONFIGURABLES MEDIANTE 'RESISTIVE SWITCHING'

**Data d'inici:** 01/12/2010

**Data de finalització:** 31/12/2013

**Durada:** 3 Any/s 1 Mes/os

**Finançament:** 20000.00 €

**Àmbit:** Estatal

**Participants:** 5

**Entitat on es desenvolupa:** Universitat Autònoma de Barcelona (UAB)

**Entitats finançadores:** Ministerio de Ciencia e Innovación

**Entitats participants:** UPC

**Investigador responsable:** Rodríguez, R.

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Codi d'entitat finançadora:** FP7 248789

**Títol:** Terascale Reliable Adaptive Memory System

**Data d'inici:** 01/01/2010

**Data de finalització:** 31/12/2013

**Durada:** 4 Any/s

**Finançament:**

**Àmbit:** Europeu

**Participants:** 0

**Entitat on es desenvolupa:** Intel

**Entitats finançadores:** Unió Europea

**Entitats participants:**

**Investigador responsable:** Rubio, A.

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors; QINE - Disseny de Baix Consum, Test, Verificació i Circuits Integrats de Seguretat

**Codi d'entitat finançadora:** FP7-248789-TRAMS

**Títol:** TERASCALE RELIABLE ADAPTIVE MEMORY SYSTEMS

**Data d'inici:** 01/01/2010

**Data de finalització:** 31/12/2012

**Durada:** 3 Any/s

**Finançament:** 413066.50 €

**Àmbit:** Europeu

**Participants:** 6

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** Commission of European Communities

**Entitats participants:** INTEL CORPORATION IBERIA S.A.; INERUNIVERSITAIR MICRO-ELECTRONICA CENTRUM VZW; Universitat Politècnica de Catalunya; University of Glasgow

**Investigador responsable:** Rubio, A.

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** TEC2008-01856

**Títol:** PRINCIPIOS DE DISEÑO Y TEST DE SISTEMAS INTEGRADOS EN TERA-ESCALA

**Data d'inici:** 01/12/2009

**Data de finalització:** 30/11/2013

**Durada:** 4 Any/s

**Finançament:**

**Àmbit:** Estatal

**Participants:** 0

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** Ministerio de Ciencia e Innovación

**Entitats participants:**

**Investigador responsable:** Rubio, A.

---

**Tipus de participació:** Investigador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** 248538 SYNAPTIC

**Títol:** SYNTHESIS USING ADVANCED PROCESS TECHNOLOGY INTEGRATED IN REGULAR CELLS, IPS, ARCHITECTURES,

**Data d'inici:** 02/11/2009

**Data de finalització:** 03/02/2013

**Durada:** 3 Any/s 3 Mes/os 2 Dia/es

**Finançament:** 337638.00 €

**Àmbit:** Europeu

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** Commission of European Communities

**Entitats participants:** THALES SA; Politecnico di Milano; NANGATE; INTERUNIVERSITAIR MICRO-ELECTRONICA CENTRUM VZW; LEADING EDGE S.N.C. DI VERGINE PIETRO E WOOLAWAY NIGEL ROBERT; STMICROELECTRONICS SRL; Universitat Politècnica de Catalunya; Universidade Federal do Rio Grande do Sul

**Investigador responsable:** Moll, F.

---

**Tipus de participació:** Investigador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** 2009 SGR 1497

**Títol:** GRUP DE RECERCA DE CIRCUITS I SISTEMES INTEGRATS D'ALTES PRESTACIONS (HIPICS)

**Data d'inici:** 22/07/2009

**Data de finalització:** 30/04/2014

**Durada:** 4 Any/s 9 Mes/os 9 Dia/es

**Finançament:** 44720.00 €

**Àmbit:** Autòmic

**Participants:** 15

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** AGAUR. Agència de Gestió d'Ajuts Universitaris i de Recerca

**Entitats participants:**

**Investigador responsable:** Aragonés, X.

---

**Tipus de participació:** Investigador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** FP7-PL2009-0024-MODERN

**Títol:** Modeling and design of reliable, process-variation aware nanoelectronic devices,circuits and systems

**Data d'inici:** 01/04/2009

**Data de finalització:** 31/03/2012

**Durada:** 3 Any/s

**Finançament:** 173363.00 €

**Àmbit:** Europeu

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** Ministerio de Ciencia e Innovación (MICINN)

**Entitats participants:** Svensk Kärnbränslehantering AB; EIDGENÖSSISCHE TECHNISCHE HOCHSCHULE ZÜRICH; RADIOACTIVE WASTE REPOSITORY AUTHORITY; ASOCIACION PARA LA INVESTIGACION Y DESARROLLO INDUSTRIAL DE LOS RECURS; DBE TECHNOLOGY GMBH; EMPRESA NACIONAL DE RESIDUOS RADIATIVOS S.A.; EUROPEAN UNDERGROUND RESEARCH INFRASTRUCTURE FOR DISPOSAL OF NUCLEAR W; GALSON SCIENCES LIMITED; NATIONALE GENOSSENSCHAFT FUER DIE LAGERUNG RADIOAKTIVER ABFAELLE; NUCLEAR DECOMMISSIONING AUTHORITY - NDA; POSIVA OY; RADIOACTIVE WASTE MANAGEMENT FUNDING AND RESEARCH CENTER; SANDIA CORPORATION; GOETEBORGS UNIVERSITET; UNIVERSITEIT ANTWERPEN; NUCLEAR RESEARCH AND CONSULTANCY GROUP; University of East Anglia; NXP Semiconductors

**Investigador responsable:** Moll, F.

---

**Tipus de participació:** Investigador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** ENIAC 120003 MODERN

**Títol:** Modeling and design of reliable, process-variation aware nanoelectronic devices,circuits and systems

**Data d'inici:** 01/03/2009

**Data de finalització:** 28/02/2012

**Durada:** 2 Any/s 11 Mes/os 28 Dia/es

**Finançament:** 34769.00 €

**Àmbit:** Europeu

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** Commission of European Communities

**Entitats participants:** Svensk Kärnbränslehantering AB; UNIVERSITEIT ANTWERPEN; NUCLEAR RESEARCH AND CONSULTANCY GROUP; GOETEBORGS UNIVERSITET; EIDGENÖSSISCHE TECHNISCHE HOCHSCHULE ZÜRICH; ASOCIACION PARA LA INVESTIGACION Y DESARROLLO INDUSTRIAL DE LOS RECURS; DBE TECHNOLOGY GMBH; EMPRESA NACIONAL DE RESIDUOS RADIATIVOS S.A.; EUROPEAN UNDERGROUND RESEARCH INFRASTRUCTURE FOR DISPOSAL OF NUCLEAR W; GALSON SCIENCES LIMITED; NATIONALE GENOSSENSCHAFT FUER DIE LAGERUNG RADIOAKTIVER ABFAELLE; NUCLEAR DECOMMISSIONING AUTHORITY - NDA; POSIVA OY; RADIOACTIVE WASTE MANAGEMENT FUNDING AND RESEARCH CENTER; RADIOACTIVE WASTE REPOSITORY AUTHORITY; SANDIA CORPORATION; University of East Anglia;

**Investigador responsable:** Moll, F.

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** TEC2008-01856

**Títol:** Design And Test Principles For Terascale Integrated Systems

**Data d'inici:** 01/01/2009

**Data de finalització:** 31/12/2013

**Durada:** 5 Any/s

**Finançament:** 551155.00 €

**Àmbit:** Estatal

**Participants:** 11

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica-UPC

**Entitats finançadores:** Gobierno de España. Ministerio de Ciencia e Innovación (Micinn)

**Entitats participants:**

**Investigador responsable:** Rubio, A.

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Codi d'entitat finançadora:** TEC2008-01856

**Títol:** PRINCIPIOS DE DISEÑO Y TEST DE SISTEMAS INTEGRADOS EN TERA-ESCALA

**Data d'inici:** 01/01/2009

**Data de finalització:** 30/06/2014

**Durada:** 5 Any/s 6 Mes/os

**Finançament:** 551155.00 €

**Àmbit:** Estatal

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Entitats finançadores:** Ministerio de Ciencia e Innovación (MICINN)

**Entitats participants:**

**Investigador responsable:** Rubio, A.

---

## C.2 Participació en projecte RDI no competitiu

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Intel Doctoral Student Honor Programme

**Data d'inici:** 19/12/2012

**Data de finalització:** 30/06/2014

**Durada:** 1 Any/s 6 Mes/os 12 Dia/es

**Finançament:** 26943.80 €

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Modalitat:**

**Localitat:** Barcelona

**País:** Espanya

**Entitats finançadores:** INTEL CORPORATION

**Entitats participants:**

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Intel Doctoral Student Honor Programme

**Data d'inici:** 19/12/2012

**Data de finalització:** 30/06/2014

**Durada:** 1 Any/s 6 Mes/os 12 Dia/es

**Finançament:** 26580.84 €

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Modalitat:**

**Localitat:** Barcelona

**País:** Espanya

**Entitats finançadores:** INTEL CORPORATION

**Entitats participants:**

---

**Tipus de participació:** Investigador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ARCO - Microarquitectura i Compiladors

**Títol:** Intel Doctoral Student Honor Programme (student: GANAPHATY)

**Data d'inici:** 02/10/2012

**Data de finalització:** 31/05/2014

**Durada:** 1 Any/s 7 Mes/os 30 Dia/es

**Finançament:** 26943.80 €

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Arquitectura de Computadors

**Modalitat:**

**Localitat:** Barcelona

**País:**

**Entitats finançadores:** INTEL CORPORATION

**Entitats participants:**

---

**Tipus de participació:** Coordinador científic

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Copropietat patent/ Method for operating a transistor, reconfigurable processing architecture and use of a restored broken down tra

**Data d'inici:** 10/06/2011

**Data de finalització:** 10/06/2031

**Durada:** 20 Any/s 1 Dia/es

**Finançament:**

**Participants:** 1

**Entitat on es desenvolupa:** Departament d'Enginyeria Electrònica

**Modalitat:**

**Localitat:** Barcelona

**País:** Espanya

**Entitats finançadores:** UNIVERSIDAD AUTONOMA ESTADO DE

**Entitats participants:**

---

### C.3 Participació en projectes d'innovació docent

---

**Tipus de participació:** Col·laborador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; INSIDE - Innovació en Sistemes per al Disseny i la Formació a l'Enginyeria; MCIA - Centre MCIA Innovation Electronics

**Codi d'entitat finançadora:** CAPMD2011

**Títol:** Eines d'autor. Avaluació de noves eines orientades al desenvolupament de competències genèriques per la millora del procés d'aprenentatge autònom dels estudiants

**Data d'inici:** 01/09/2011

**Data de finalització:** 31/12/2012

**Durada:** 1 Any/s 3 Mes/os 30 Dia/es

**Finançament:** 3000.00 €

**Àmbit:** Autonòmic

**Participants:** 5

**Tipus:** Projecte d'Innovació Docent

**Localitat:**

**País:**

**Entitats finançadores:** Universitat Politècnica de Catalunya

**Entitats participants:**

---

### E. Col·laboració en publicacions i tesis

---

#### E.1 Col·laboració en revista

---

**Tipus de col·laboració:** Col·laborador

**Títol de revista:** Microelectronics journal

**ISSN:** 0026-2692

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 10/10/2000

**Data de fi:**

---

**Tipus de col·laboració:** Revisor

**Títol de revista:** International journal of electronics

**ISSN:** 0020-7217

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 06/06/2000

**Data de fi:**

---

**Tipus de col·laboració:** Revisor

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol de revista:** IEEE transactions on computer-aided design of integrated circuits and systems

**ISSN:** 0278-0070

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 31/10/1994

**Data de fi:**

---

**Tipus de col·laboració:** Revisor

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol de revista:** Microelectronics reliability

**ISSN:** 0026-2714

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 05/09/1994

**Data de fi:**

---

**Tipus de col·laboració:** Revisor

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol de revista:** Electronics letters

**ISSN:** 0013-5194

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 13/06/1994

**Data de fi:**

---

**Tipus de col·laboració:** Revisor

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol de revista:** IEE proceedings. Part G. Circuits, devices and systems

**ISSN:** 0956-3768

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 11/04/1994

**Data de fi:**

---

**Tipus de col·laboració:** Col·laborador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol de revista:** IEE proceedings. Part G. Circuits, devices and systems

**ISSN:** 0956-3768

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 02/01/1992

**Data de fi:**

---

**Tipus de col·laboració:** Col·laborador

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol de revista:** Electronics letters

**ISSN:** 0013-5194

**Número:**

**Volum:**

**Títol del monogràfic:**

**Data d'inici:** 02/01/1992

**Data de fi:**

---

## E.4 Direcció, tutoria o tribunal de treball acadèmic

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** ISG - Grup de Seguretat de la Informació; GRXCA - Grup de Recerca en Xarxes de Comunicacions Cel·lulars i Ad-hoc; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; MAPS - Gestió, Polítiques de Preus i Serveis en Xarxes de Nova Generació

**Títol:** Testing dynamic routing protocols with VNX virtual networks

**Data de lectura:** 31/01/2017

**Autors/res:** Sainz Lorenzo, Yeray

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** GRXCA - Grup de Recerca en Xarxes de Comunicacions Cel·lulars i Ad-hoc; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; MAPS - Gestió, Polítiques de Preus i Serveis en Xarxes de Nova Generació

**Títol:** Web Privacymeter, A web privacy audit tool

**Data de lectura:** 31/01/2017

**Autors/res:** Terradas Moreno, Albert

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** ISG - Grup de Seguretat de la Informació; GRXCA - Grup de Recerca en Xarxes de Comunicacions Cel·lulars i Ad-hoc; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; MAPS - Gestió, Polítiques de Preus i Serveis en Xarxes de Nova Generació

**Títol:** Computational Improvements of Microaggregation Algorithms for the Anonymization of Large-Scale Datasets

**Data de lectura:** 31/01/2017

**Autors/res:** García Álvarez, Alejandro

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** ISG - Grup de Seguretat de la Informació; GRXCA - Grup de Recerca en Xarxes de Comunicacions Cel·lulars i Ad-hoc; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; MAPS - Gestió, Polítiques de Preus i Serveis en Xarxes de Nova Generació

**Títol:** Record and replay of session in wireless devices

**Data de lectura:** 31/01/2017

**Autors/res:** Criado Rueda, Lluís

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Director

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** GPI - Grup de Processament d'Imatge i Vídeo; CBA - Sistemes de Comunicacions de Banda Ampla; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; SPCOM - Grup de Recerca de Processament del Senyal i Comunicacions

**Títol:** DESIGN OF A MULTI-LEVEL MEMORY CELL WITH NEW EMERGING NON-VOLATILE MEMRISTIVE TECHNOLOGY

**Data de lectura:** 30/01/2017

**Autors/res:** Amatlle Lluçia, Enric

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Pfc ii (sense especialitat)

**Grups de Recerca vinculats:** CTE-CRAE - Grup de Recerca en Ciències i Tecnologies de l'Espai; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; RSLAB - Grup de Recerca en Teledetecció

**Títol:** Relationship between Aquarius L-band Active and Passive multi-year observations over Australia

**Data de lectura:** 26/10/2016

**Autors/res:** De Quadras gambús, Maria

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Treball de fi de màster

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; RSLAB - Grup de Recerca en Teledetecció

**Títol:** Design and implementation of a smartcard reader for testing proposes

**Data de lectura:** 26/10/2016

**Autors/res:** Baldrís Calmet, Marta

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---



**Tipus de col·laboració:** Director

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** GAGE - Grup d'Astronomia i Geomatica; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; MNT - Grup de Recerca en Micro i Nanotecnologies; IEB - Instrumentació Electrònica i Biomèdica

**Títol:** More than Moore. Experience on Material Implication Computing With an Electromechanical Memristor Emulator

**Data de lectura:** 21/10/2016

**Autors/res:** Zuin Castillo, Stefano

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Projecte de fi de carrera

**Grups de Recerca vinculats:** ANTENNALAB - Grup d'Antenes i Sistemes Radio; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Actualització de pràctiques docents de comunicació Ethernet amb la Zedboard de Xilinx

**Data de lectura:** 28/09/2016

**Autors/res:** Cos Aguilera, Jose Manuel

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Reliability enhancement of nanometer-scale digital circuits

**Data de lectura:** 01/07/2016

**Autors/res:** Villacorta Minaya, Hector

**Institució:** Universitat de Les Illes Balears (UIB)

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Pfc ii (sense especialitat)

**Grups de Recerca vinculats:** ISG - Grup de Seguretat de la Informació; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Implantación plataforma de optimización WAN entorno internacional

**Data de lectura:** 27/06/2016

**Autors/res:** Sauch Muray, Ricard

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Treball de fi de màster

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; RF&MW - Grup de Recerca de sistemes, dispositius i materials de RF i microones

**Títol:** DESIGN OF VARIABILITY COMPENSATION ARCHITECTURES OF DIGITAL CIRCUITS WITH ADAPTIVE BODY BIAS

**Data de lectura:** 31/05/2016

**Autors/res:**

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** HYBRIS NEMS-CMOS Architectures for Ultra Low Power Smart Systems

**Data de lectura:** 12/04/2016

**Autors/res:** enachescu, marius

**Institució:** Delft University of Technology

**URL:**

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Soft error mitigation techniques for future chip multiprocessors

**Data de lectura:** 01/02/2016

**Autors/res:** Upasani, G.

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Analysis of the high frequency substrate noise effects on LC-VCOs

**Data de lectura:** 29/01/2016

**Autors/res:** Molina, M.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/384839>

---

**Tipus de col·laboració:** Director

**Tipus de treball:** Pla de recerca

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; QINE - Disseny de Baix Consum, Test, Verificació i Circuits Integrats de Seguretat; ACES - Control Avançat de Sistemes d'Energia

**Títol:** Digital Computing Architectures using Memristive Devices

**Data de lectura:** 22/01/2016

**Autors/res:** Escudero, M.

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Director

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Metodología de diseño lógico redundante para escenarios con ruido extremadamente alto y bajo voltaje de alimentación

**Data de lectura:** 19/01/2016

**Autors/res:** García, L.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/398581>

---

**Tipus de col·laboració:** President

**Tipus de treball:** Projecte de fi de carrera

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; MAK - Matemàtica Aplicada a la Criptografia

**Títol:** Construcción de celdas regulares FDSOI 28nm utilizando herramientas automáticas

**Data de lectura:** 17/12/2015

**Autors/res:** Carrasco León, Sergio

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Monitor amb control strategies to reduce the impact of Process Variations in digital circuits

**Data de lectura:** 14/12/2015

**Autors/res:** Mauricio, J.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/336374>

---

**Tipus de col·laboració:** Director

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Reliability-Aware Memory Design Using Advanced Reconfiguration Mechanisms

**Data de lectura:** 16/11/2015

**Autors/res:** Pouyan, P.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/328718>

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** CETpD - Centre d'Estudis Tecnològics per a l'Atenció a la Dependència i la Vida Autònoma; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Low-Power CMOS Digital-Pixel Imagers for High-Speed Uncooled PbSe IR Applications

**Data de lectura:** 03/11/2015

**Autors/res:** Margarit Taulé, Josep Maria

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/336094>

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Projecte de fi de carrera

**Grups de Recerca vinculats:** MNT - Grup de Recerca en Micro i Nanotecnologies; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Espectroscopia de impedancias aplicada al análisis de células solares

**Data de lectura:** 28/10/2015

**Autors/res:** Sinde Carbajo, Daniel Carlos

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de màster

**Grups de Recerca vinculats:** MNT - Grup de Recerca en Micro i Nanotecnologies; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Espectroscopia de impedancias aplicada al análisis de células solares

**Data de lectura:** 28/10/2015

**Autors/res:** Sinde Carbajo, Daniel Carlos

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Cache Memory Design in the FinFET Era

**Data de lectura:** 23/07/2015

**Autors/res:** Jaksic, Z.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/316394>

---

**Tipus de col·laboració:** President

**Tipus de treball:** Pla de recerca

**Grups de Recerca vinculats:** CETpD - Centre d'Estudis Tecnològics per a l'Atenció a la Dependència i la Vida Autònoma; GSS - Grup Sistemes Sensors; GPI - Grup de Processament d'Imatge i Vídeo; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Contribution to the Architecture and Implementation of Binoc Routers for Multi-synchronous Gals Systems

**Data de lectura:** 29/06/2015

**Autors/res:** Rajeev, Rajeev Kamal

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Pla de recerca

**Grups de Recerca vinculats:** CETpD - Centre d'Estudis Tecnològics per a l'Atenció a la Dependència i la Vida Autònoma; GSS - Grup Sistemes Sensors; GPI - Grup de Processament d'Imatge i Vídeo; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; AHA - Arquitectures Hardware Avançades

**Títol:** Design, Fabrication and Reliability of a Cmos-Mems Lorentz Force Magnetometer

**Data de lectura:** 29/06/2015

**Autors/res:** Valle Fraga, Juan José

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Pla de recerca

**Grups de Recerca vinculats:** CETpD - Centre d'Estudis Tecnològics per a l'Atenció a la Dependència i la Vida Autònoma; GSS - Grup Sistemes Sensors; GPI - Grup de Processament d'Imatge i Vídeo; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Monitorización ambulatoria de fluctuaciones y síntomas motores mediante acelerómetros: contribución a la diagnosis de la enfermedad de Parkinson

**Data de lectura:** 29/06/2015

**Autors/res:** Perez, C.

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Towards dependable network-on-chip architectures

**Data de lectura:** 18/05/2015

**Autors/res:** Chen, Changlin

**Institució:** Delft University of Technology

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** GPI - Grup de Processament d'Imatge i Vídeo; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; VEU - Grup de Tractament de la Parla

**Títol:** Query by Humming (Android app)

**Data de lectura:** 16/02/2015

**Autors/res:** Siquier Peñafort, Marc

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de grau

**Grups de Recerca vinculats:** GPI - Grup de Processament d'Imatge i Vídeo; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; VEU - Grup de Tractament de la Parla; RFEMC - Grup de Radiofreqüència i Compatibilitat Electromagnètica en Xarxes de Comunicacions

**Títol:** Near duplicate image detection

**Data de lectura:** 16/02/2015

**Autors/res:** Ribera Mas, Joan

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** President

**Tipus de treball:** Pla de recerca

**Grups de Recerca vinculats:** CETpD - Centre d'Estudis Tecnològics per a l'Atenció a la Dependència i la Vida Autònoma; GSS - Grup Sistemes Sensors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; RF&MW - Grup de Recerca de sistemes, dispositius i materials de RF i microones; AHA - Arquitectures Hardware Avançades

**Títol:** Development of System-on-chip Cmos Mems Pressure Sensor

**Data de lectura:** 10/02/2015

**Autors/res:** Banerji, Saoni

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Pla de recerca

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ALBCOM - Algorismia, Bioinformàtica, Complexitat i Mètodes Formals

**Títol:** Analysis of Fixed Associative Queries in Multidimensional Data Structures

**Data de lectura:** 09/02/2015

**Autors/res:** Lau Laynes-lozada, Gustavo Salvador

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Pla de recerca

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; ALBCOM - Algorismia, Bioinformàtica, Complexitat i Mètodes Formals

**Títol:** Algorithms and Methodologies for Interconnect reliability Analysis of Integrated Circuits

**Data de lectura:** 09/02/2015

**Autors/res:** Jain, Palkesh

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Treball de fi de màster

**Grups de Recerca vinculats:** EPIC - Disseny de circuits analògics integrats i de convertidors de potencia conmutats; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Solar Power System Design for Low-Power Wireless Network Devices in Urban Environments

**Data de lectura:** 10/12/2014

**Autors/res:** Tutusaus Carreté, Pol

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Regular Cell Design Approach Considering Lithography-Induced Process Variations

**Data de lectura:** 17/10/2014

**Autors/res:** Gomez, S.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/284205>

---

**Tipus de col·laboració:** Director

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Variability and Reliability Analysis of Carbon Nanotube Technology in the Presence of Manufacturing Imperfections

**Data de lectura:** 29/07/2014

**Autors/res:** Garcia, C.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/277428>

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; CEMAD - Caracterització elèctrica de materials i dispositius

**Títol:** Structural and electrical characterization of doped graphene and carbon nanotube networks

**Data de lectura:** 16/07/2014

**Autors/res:** Iqbal, Muhammad Zahir

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/277570>

---

**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Resistive Switching Statistics in MIM structures for Non-volatile memory applications

**Data de lectura:** 09/07/2014

**Autors/res:** Lian, Xiaojuan

**Institució:** Universitat Autònoma de Barcelona (UAB)

**URL:**

---

**Tipus de col·laboració:** Tutor

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Opportunities for Radio Frequency Nanoelectronic Integrated Circuits Using Carbon-Based Technologies

**Data de lectura:** 07/07/2014

**Autors/res:** Landauer, G.M.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/145982>

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; AHA - Arquitectures Hardware Avançades

**Títol:** Proposal and development of a highly modular and scalable self-adaptive hardware architecture with parallel processing capability

**Data de lectura:** 02/07/2014

**Autors/res:** Soto Vargas, Javier Evandro

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/277470>

---

**Tipus de col·laboració:** Director

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** ARCO - Microarquitectura i Compiladors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Reliability in the face of variability in nanometer embedded memories

**Data de lectura:** 28/04/2014

**Autors/res:** Ganapathy, S.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/144560>

---

**Tipus de col·laboració:** Director

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; QINE - Disseny de Baix Consum, Test, Verificació i Circuits Integrats de Seguretat

**Títol:** Variability-aware Architectures based on Hardware Redundancy for Nanoscale Reliable Computation

**Data de lectura:** 16/12/2013

**Autors/res:** Aymerich, N.

**Institució:** Universitat Politècnica de Catalunya

**URL:** <http://hdl.handle.net/10803/134963>

---

**Tipus de col·laboració:** Ponent

**Tipus de treball:** PFC II (SENSE ESPECIALITAT)

**Grups de Recerca vinculats:** GSS - Grup Sistemes Sensors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; VEU - Grup de Tractament de la Parla

**Títol:** Técnicas de detección de obstáculos y seguimiento de personas usando fusión de Lidar y otros sensores

**Data de lectura:** 13/12/2013

**Autors/res:** Repiso Polo, Ely

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** PFC II (SENSE ESPECIALITAT)

**Grups de Recerca vinculats:** GSS - Grup Sistemes Sensors; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; VEU - Grup de Tractament de la Parla

**Títol:** Técnicas de detección de obstáculos y seguimiento de personas usando fusión de Lidar y otros sensores

**Data de lectura:** 13/12/2013

**Autors/res:** Repiso Polo, Ely

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** PROJECTE DE FI DE CARRERA

**Grups de Recerca vinculats:** CBA - Sistemes de Comunicacions de Banda Ampla; CAP - Grup de Computació d'Altes Prestacions; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Implementació d'un sistema automàtic de generació de "shake maps" a la regió dels Pirineus

**Data de lectura:** 31/10/2013

**Autors/res:** Jara Salvador, Jose Antonio

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Secretari

**Tipus de treball:** PFC II (SENSE ESPECIALITAT)

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; VEU - Grup de Tractament de la Parla

**Títol:** Desenvolupament d'una plataforma basada en Android d'accés a dades en edificis en cas d'emergència

**Data de lectura:** 25/07/2013

**Autors/res:** Bestard Martí, Jaume

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Compact modeling for multi-gate mosfets using advanced transport models

**Data de lectura:** 25/02/2013

**Autors/res:** Muthupandian Cheralathan

**Institució:** Universitat Rovira Virgili

**URL:**

---

**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Estudio de eventos transitorios inducidos por radiación en memorias SRAM nanométricas

**Data de lectura:** 19/12/2012

**Autors/res:** Torrents Caldentey, Gabriel

**Institució:** Universitat Illes Balears

**URL:** <http://hdl.handle.net/10803/97291>

---

**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Estudio de la reversibilidad de la ruptura dieléctrica en dispositivos MOS con dieléctrico de pueart high-k ultra delgado

**Data de lectura:** 18/12/2012

**Autors/res:** Crespo Yepes, Albert

**Institució:** Universitat Autònoma de Barcelona

**URL:** <http://tdx.cesca.cat/handle/10803/107847>

---

**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Modeling and exploration of novel non-volatile memory technologies

**Data de lectura:** 10/09/2012

**Autors/res:** Poliakov, Pavel

**Institució:** Katholieke Universiteit Leuven

**URL:** <https://lirias.kuleuven.be/handle/123456789/355094>

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** TESI DE FI DE MÀSTER

**Grups de Recerca vinculats:** MNT - Grup de Recerca en Micro i Nanotecnologies; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Diseño de un sistema RF para lecturas de sensores en aplicaciones docentes de proyectos básicos de ingeniería

**Data de lectura:** 24/07/2012

**Autors/res:** Devroye Berenguer, Santiago

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** PROJECTE DE FI DE CARRERA

**Grups de Recerca vinculats:** MNT - Grup de Recerca en Micro i Nanotecnologies; HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Diseño de un sistema RF para lecturas de sensores en aplicaciones docentes de proyectos básicos de ingeniería

**Data de lectura:** 24/07/2012

**Autors/res:** Devroye Berenguer, Santiago

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** On-chip thermal monitoring: design, placement and interconnection of temperature sensors

**Data de lectura:** 12/07/2012

**Autors/res:** Pablo Ituero Herrero

**Institució:** Universidad Politècnica de Madrid (UPM)

**URL:** <http://oa.upm.es/14709/>

---

**Tipus de col·laboració:** Director

**Tipus de treball:** PROPOSTA DE TESI

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** RELIABILITY AWARE MEMORY DESIGN USING ADAPTIVE PROACTIVE RECONFIGURATION

**Data de lectura:** 02/07/2012

**Autors/res:** Pouyan, P.

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---



**Tipus de col·laboració:** Membre tribunal

**Tipus de treball:** Tesi doctoral

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Títol:** Hardware algorithms for tile-based real-time rendering

**Data de lectura:** 01/05/2012

**Autors/res:** Crisu, Dan

**Institució:** University Politechnica of Bucarest

**URL:** <http://repository.tudelft.nl/view/ir/uuid%3A3cec89f0-9a2e-4a09-a015-6a7f30ac0c96/>

---

**Tipus de col·laboració:** Vocal

**Tipus de treball:** PFC II (SENSE ESPECIALITAT)

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones; RSLAB - Grup de Recerca en Teledetecció

**Títol:** Análisis de mecanismos de dispesión polarimétricos para el estudio y caracterización de cultivos agrícolas

**Data de lectura:** 06/02/2012

**Autors/res:** Clemente Suárez, Vanessa Alejandra

**Institució:** Universitat Politècnica de Catalunya

**URL:**

---

## F. Reconeixements personals

---

### F.1 Premis i reconeixements

---

**Autors/res:** Amat, Esteve; Calomarde, A.; Rubio, A.

**Grups de Recerca vinculats:** HIPICS - Grupo de Circuitos y Sistemas Integrados de Altas Prestaciones

**Nom del premi:** MIXDES Outstanding Paper Award

**Any:** 2013

**Motiu / treball reconegut:** Reliability Study on Technology Trends Beyond 20nm

**Data de resolució:**

**Resultat:** Menció

**Entitat que ho concedeix:**

**Localitat:**

**País:**

---

### F.5 Trams de recerca, docència i gestió

---

**Nom:** Mèrits bàsics docència (Quinquenni)

**Nivell:** 27

**Nombre de trams reconeguts:** 2

**Data d'obtenció:** 1986

**Àmbit:** Autonòmic

**Data de reconeixement:** 01/04/1989

**Entitat que ho concedeix:** Universitat Politècnica de Catalunya

---

**Nom:** Mèrits bàsics docència (Quinquenni)

**Nivell:** 29

**Nombre de trams reconeguts:** 1

**Data d'obtenció:** 1991

**Àmbit:** Autonòmic

**Data de reconeixement:** 01/01/1992

**Entitat que ho concedeix:** Universitat Politècnica de Catalunya

---

**Nom:** Mèrits bàsics docència (Quinquenni)

**Nivell:** 29

**Nombre de trams reconeguts:** 1

**Data d'obtenció:** 1996

**Àmbit:** Autonòmic

**Data de reconeixement:** 01/01/1997

**Entitat que ho concedeix:** Universitat Politècnica de Catalunya

---

**Nom:** Mèrits bàsics docència (Quinquenni)  
**Nivell:** 29 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2001 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2002 **Entitat que ho concedeix:** Universitat Politècnica de Catalunya

---

**Nom:** Mèrits bàsics docència (Quinquenni)  
**Nivell:** 29 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2006 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2007 **Entitat que ho concedeix:** Universitat Politècnica de Catalunya

---

**Nom:** Mèrits bàsics docència (Quinquenni)  
**Nivell:** 29 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2011 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2012 **Entitat que ho concedeix:** Universitat Politècnica de Catalunya

---

**Nom:** Mèrits bàsics recerca (Sexenni)  
**Nivell:** 29 **Nombre de trams reconeguts:** 2  
**Data d'obtenció:** **Àmbit:**  
**Data de reconeixement:** 01/01/2001 **Entitat que ho concedeix:**

---

**Nom:** Mèrits bàsics recerca (Sexenni)  
**Nivell:** 29 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2006 **Àmbit:**  
**Data de reconeixement:** 01/01/2007 **Entitat que ho concedeix:**

---

**Nom:** Mèrits bàsics recerca (Sexenni)  
**Nivell:** 29 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2012 **Àmbit:**  
**Data de reconeixement:** 01/01/2013 **Entitat que ho concedeix:**

---

**Nom:** Mèrits add. docència (Compl. autonòmic)  
**Nivell:** 27C1 **Nombre de trams reconeguts:** 2  
**Data d'obtenció:** 1986 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2002 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. docència (Compl. autonòmic)  
**Nivell:** 29C1 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 1991 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2002 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. docència (Compl. autonòmic)  
**Nivell:** 29C1 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 1996 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2002 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. docència (Compl. autonòmic)  
**Nivell:** 29C1 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2001 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2002 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. docència (Compl. autonòmic)  
**Nivell:** 29A3 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2006 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2007 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. docència (Compl. autonòmic)  
**Nivell:** 29A7 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2011 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2012 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. recerca (Compl. autonòmic)  
**Nivell:** 29CA **Nombre de trams reconeguts:** 2  
**Data d'obtenció:** **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2003 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. recerca (Compl. autonòmic)  
**Nivell:** 29A3 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2006 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2007 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits add. recerca (Compl. autonòmic)  
**Nivell:** 29A7 **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** 2012 **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2013 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits addicionals gestió  
**Nivell:** 01FU **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2006 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

**Nom:** Mèrits addicionals gestió  
**Nivell:** 02FU **Nombre de trams reconeguts:** 1  
**Data d'obtenció:** **Àmbit:** Autonòmic  
**Data de reconeixement:** 01/01/2010 **Entitat que ho concedeix:** AQU - Agència de la Qualitat Universitària de Catalunya

---

## H. Activitats de docència

---

### H.1 Docència impartida

---

**Codi assignatura:** 11506                      **Assignatura:** Disseny de Circuits i Sistemes Electrònics  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 30.0 / -  
**Any acadèmic:** 2012                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 3

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Cicle:** Segon

**Tipus d'assignatura:** Obligatòria

**Tipus de programa:** Enginyer/a

---

**Codi assignatura:** 11506                      **Assignatura:** Disseny de Circuits i Sistemes Electrònics  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 30.0 / - / - / -  
**Any acadèmic:** 2012                      **Quatrimestre:** Segon Quadrimestre                      **Curs/nivell:** 3

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Cicle:** Segon

**Tipus d'assignatura:** Obligatòria

**Tipus de programa:** Enginyer/a

---

**Codi assignatura:** 230031                      **Assignatura:** Sistemes Electrònics Programables  
**Crèdits assignatura:** 7.5  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 22.5 / - / - / -  
**Any acadèmic:** 2012                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 3

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Cicle:** Primer

**Tipus d'assignatura:** Obligatòria

**Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230031                      **Assignatura:** Sistemes Electrònics Programables  
**Crèdits assignatura:** 7.5  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 22.5 / -  
**Any acadèmic:** 2012                      **Quatrimestre:** Segon Quadrimestre                      **Curs/nivell:** 3

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Cicle:** Primer

**Tipus d'assignatura:** Obligatòria

**Tipus de programa:** Graduat/da

---

**Codi assignatura:** 11506                      **Assignatura:** Disseny de Circuits i Sistemes Electrònics  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 30.0 / - / 30.0 / -  
**Any acadèmic:** 2013                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 3

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Cicle:** Segon

**Tipus d'assignatura:** Obligatòria

**Tipus de programa:** Enginyer/a

---

**Codi assignatura:** 230031                      **Assignatura:** Sistemes Electrònics Programables  
**Crèdits assignatura:** 7.5  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 22.5 / - / - / -  
**Any acadèmic:** 2013                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 3  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230031                      **Assignatura:** Sistemes Electrònics Programables  
**Crèdits assignatura:** 7.5  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 22.5 / - / 22.5 / -  
**Any acadèmic:** 2013                      **Quatrimestre:** Segon Quadrimestre                      **Curs/nivell:** 3  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230667                      **Assignatura:** Disseny Físic de Sistemes Integrats  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 15.97 / - / 7.93 / -  
**Any acadèmic:** 2013                      **Quatrimestre:** Segon Quadrimestre                      **Curs/nivell:** 2  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Optativa                      **Tipus de programa:** Enginyer/a

---

**Codi assignatura:** 230652                      **Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 15.0 / -  
**Any acadèmic:** 2013                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Master oficial

---

**Codi assignatura:** 230652                      **Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 15.0 / -  
**Any acadèmic:** 2013                      **Quatrimestre:** Segon Quadrimestre                      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Master oficial

---

**Codi assignatura:** 230031                      **Assignatura:** Sistemes Electrònics Programables  
**Crèdits assignatura:** 7.5  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 67.5 / - / - / -  
**Any acadèmic:** 2014                      **Quatrimestre:** Primer Quadrimestre      **Curs/nivell:** 3  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230031                      **Assignatura:** Sistemes Electrònics Programables  
**Crèdits assignatura:** 7.5  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 24.0 / - / 21.0 / -  
**Any acadèmic:** 2014                      **Quatrimestre:** Segon Quadrimestre      **Curs/nivell:** 3  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230667                      **Assignatura:** Disseny Físic de Sistemes Integrats  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 15.0 / -  
**Any acadèmic:** 2014                      **Quatrimestre:** Segon Quadrimestre      **Curs/nivell:** 2  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Optativa                      **Tipus de programa:** Enginyer/a

---

**Codi assignatura:** 230652                      **Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 15.0 / -  
**Any acadèmic:** 2014                      **Quatrimestre:** Primer Quadrimestre      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Master oficial

---

**Codi assignatura:** 230652                      **Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 15.0 / -  
**Any acadèmic:** 2014                      **Quatrimestre:** Segon Quadrimestre      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Master oficial

---

**Codi assignatura:** 230031                      **Assignatura:** Sistemes Electrònics Programables  
**Crèdits assignatura:** 7.5  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 24.23 / - / - / -  
**Any acadèmic:** 2015                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 3  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230667                      **Assignatura:** Disseny Físic de Sistemes Integrats  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 6.93 / - / 15.0 / -  
**Any acadèmic:** 2015                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 2  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Optativa                      **Tipus de programa:** Enginyer/a

---

**Codi assignatura:** 230652                      **Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 15.0 / -  
**Any acadèmic:** 2015                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Master oficial

---

**Codi assignatura:** 230652                      **Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 15.0 / -  
**Any acadèmic:** 2015                      **Quatrimestre:** Segon Quadrimestre                      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Master oficial

---

**Codi assignatura:** 230082                      **Assignatura:** Fonaments d'Electrònica  
**Crèdits assignatura:** 7.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 60.0 / -  
**Any acadèmic:** 2015                      **Quatrimestre:** Primer Quadrimestre                      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230082                      **Assignatura:** Fonaments d'Electrònica  
**Crèdits assignatura:** 7.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 30.0 / - / - / -  
**Any acadèmic:** 2015                      **Quatrimestre:** Segon Quadrimestre      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

**Codi assignatura:** 230667                      **Assignatura:** Disseny Físic de Sistemes Integrats  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 15.0 / - / 8.07 / -  
**Any acadèmic:** 2016                      **Quatrimestre:** Primer Quadrimestre      **Curs/nivell:** 2  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Optativa                      **Tipus de programa:** Enginyer/a

---

**Codi assignatura:** 230652                      **Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Crèdits assignatura:** 6.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** - / - / 30.0 / -  
**Any acadèmic:** 2016                      **Quatrimestre:** Primer Quadrimestre      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Segon  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Master oficial

---

**Codi assignatura:** 230082                      **Assignatura:** Fonaments d'Electrònica  
**Crèdits assignatura:** 7.0  
**Hores laboratori/activitats dirigides/teoria/pràctica:** 30.0 / - / 60.0 / -  
**Any acadèmic:** 2016                      **Quatrimestre:** Primer Quadrimestre      **Curs/nivell:** 1  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Cicle:** Primer  
**Tipus d'assignatura:** Obligatòria                      **Tipus de programa:** Graduat/da

---

## H.2 Coordinació docent

---

**Tipus coordinació:** Responsable d'assignatures  
**Curs acadèmic:** 2012  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny de Circuits i Sistemes Electrònics  
**Hores coordinació:** 6

---



**Tipus coordinació:** Impartició docència reglada en una tercera llengua

**Curs acadèmic:** 2013

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Disseny Físic de Sistemes Integrats

**Hores coordinació:** 4

---

**Tipus coordinació:** Implantació Noves assignatures (Optatives/Categoria-A)

**Curs acadèmic:** 2013

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Disseny Físic de Sistemes Integrats

**Hores coordinació:** 11

---

**Tipus coordinació:** Responsable d'assignatures

**Curs acadèmic:** 2013

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Disseny Físic de Sistemes Integrats

**Hores coordinació:** 5

---

**Tipus coordinació:** Impartició docència reglada en una tercera llengua

**Curs acadèmic:** 2013

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions

**Hores coordinació:** 6

---

**Tipus coordinació:** Implantació Noves assignatures (Obligatòries/Categoria-A)

**Curs acadèmic:** 2013

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions

**Hores coordinació:** 11

---

**Tipus coordinació:** Responsable d'assignatures

**Curs acadèmic:** 2014

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Sistemes Electrònics Programables

**Hores coordinació:** 6

---

**Tipus coordinació:** Impartició docència reglada en una tercera llengua

**Curs acadèmic:** 2014

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Disseny Físic de Sistemes Integrats

**Hores coordinació:** 3

---

**Tipus coordinació:** Responsable d'assignatures  
**Curs acadèmic:** 2014  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny Físic de Sistemes Integrats  
**Hores coordinació:** 5

---

**Tipus coordinació:** Impartició docència reglada en una tercera llengua  
**Curs acadèmic:** 2014  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Hores coordinació:** 6

---

**Tipus coordinació:** Responsable d'assignatures  
**Curs acadèmic:** 2014  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Hores coordinació:** 6

---

**Tipus coordinació:** Responsable d'assignatures  
**Curs acadèmic:** 2015  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny Físic de Sistemes Integrats  
**Hores coordinació:** 5

---

**Tipus coordinació:** Impartició docència reglada en una tercera llengua  
**Curs acadèmic:** 2015  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny Físic de Sistemes Integrats  
**Hores coordinació:** 4

---

**Tipus coordinació:** Impartició docència reglada en una tercera llengua  
**Curs acadèmic:** 2015  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Hores coordinació:** 6

---

**Tipus coordinació:** Responsable d'assignatures  
**Curs acadèmic:** 2015  
**Entitat:** Universitat Politècnica de Catalunya  
**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona  
**Assignatura:** Disseny de Sistemes Electrònics per a Comunicacions  
**Hores coordinació:** 6

---

**Tipus coordinació:** Implantació Noves assignatures (Obligatòries/Categoria-A)

**Curs acadèmic:** 2015

**Entitat:** Universitat Politècnica de Catalunya

**Centre:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Assignatura:** Fonaments d'Electrònica

**Hores coordinació:** 2

---